

2026학년도 1학기 반도체 프로젝트 제안서

과제명	객체검출 기반 엣지 AI 시스템의 HW/SW Co-design 및 FPGA 가속 구현			
과제유형 * ¹	<input type="checkbox"/> 아날로그시스템설계 <input checked="" type="checkbox"/> 디지털시스템설계 <input type="checkbox"/> 공정 <input type="checkbox"/> 소재 <input type="checkbox"/> 기타			
방법론 * ²	<input checked="" type="checkbox"/> 시뮬레이션 <input checked="" type="checkbox"/> 실험 <input type="checkbox"/> 기타()			
결과물	<input type="checkbox"/> 실험결과물 (소자 등) <input type="checkbox"/> HW (보드, 칩 등) <input checked="" type="checkbox"/> SW (시뮬레이션, 앱 등)			
멘토	성 명	김형일	소속	공과대학 전자컴퓨터공학부
	연락처	(내선) 1762	이메일	hyungil.kim@jnu.ac.kr
내용	<p>1. 목적</p> <p>본 프로젝트의 목적은 딥러닝 기반 객체검출(object detection) 알고리즘을 활용하여 실세계 환경에서의 객체 인식 응용 시스템을 구현하고, 이를 엣지 인공지능 환경 및 FPGA 가속 구조로 확장함으로써 컴퓨터 비전 알고리즘과 디지털 시스템 설계를 연계한 실습형 반도체 프로젝트를 수행하는데 있음. 본 과제에서는 최근 주목받고 있는 개방형 어휘 객체검출(open-vocabulary object detection)* 개념을 포함한 객체검출 모델을 활용하며, 보다 유연한 객체 인식 응용 가능성을 탐구함.</p> <p>* 개방형 어휘 객체검출: 사전에 고정된 클래스 집합에 대해서만 객체를 검출하는 기존 방식과 달리, 텍스트 기반 설명(어휘)을 활용하여 학습 시 등장하지 않은 객체까지 인식할 수 있도록 확장된 객체검출 기술을 의미함.</p> <ul style="list-style-type: none"> - PyTorch 기반 최신 객체검출 및 개방형 어휘 모델에 대한 이해 및 실험 역량 강화 - 실세계 데이터 기반 객체검출 응용 시스템 설계 경험 제공 - 엣지 AI환경에서의 객체검출 추론 파이프라인 이해 및 성능 병목 분석 능력 배양 - FPGA 기반 객체검출 전/후처리 또는 연산 블록 가속을 통한 HW/SW co-design 경험 			
	<p>2. 방법</p> <ul style="list-style-type: none"> ● 객체검출 알고리즘 및 최신 개방형 어휘 객체검출 모델 분석 <ul style="list-style-type: none"> - PyTorch 기반 객체검출 오픈소스 코드 분석 및 학습/추론 파이프라인 이해 - 최신 객체검출 기술 중 하나인 개방형 어휘 객체검출(OVOD) 모델 구조 분석 - 공개 데이터셋 및 자체 수집 실세계 데이터 기반 객체검출 성능 재현 ● 실세계 객체검출 응용 시나리오 설계 <ul style="list-style-type: none"> - 실환경 응용 시나리오 정의(예: 캠퍼스 안전 객체 인식, 산업 현장 위험물 탐지 등) - 개방형 어휘 특성 활용 텍스트 프롬프트 기반 객체 추가/변경 실험 - 실시간 영상 입력 기반 객체검출 데모 파이프라인 구성 ● 엣지 인공지능 환경에서의 추론 성능 분석 <ul style="list-style-type: none"> - 엣지 디바이스 객체검출 추론 수행 및 연산 단계별 latency 분석 - 정수 양자화(INT8) 및 경량화 설정을 통한 추론 속도/정확도 trade-off 분석 ● FPGA 연동 기반 객체검출 파이프라인 가속 <ul style="list-style-type: none"> - 객체검출 추론 파이프라인 중 FPGA 가속 대상 블록(예: NMS 처리 등) 선정 - HLS(C/C++) 또는 HDL 기반 FPGA 가속 모듈 설계 및 시뮬레이션 - ARM/임베디드 프로세서-FPGA 간 데이터 전송 구조(DMA 등) 설계 - FPGA 가속 전용 전/후 latency, 자원 사용량, 전력 효율 비교 분석 ● 데모 시스템 구축 및 성능 평가 <ul style="list-style-type: none"> - 실시간 영상 기반 객체검출 데모 시스템 구현 			

	<ul style="list-style-type: none"> - FPGA 가속 적용 결과 시각화 및 시스템 구조도 정리 - 실험 결과 정량/정성 분석 및 한계점 도출 <p>(Optional) 프로젝트 수행 진도 현황에 따라 OVOD 모델의 경량화 구조 및 특정 객체군에 대한 도메인 적응 실험을 통해 알고리즘 확장 가능</p> <p>3. 결과물</p> <ul style="list-style-type: none"> - 개방형 어휘 객체검출 모델 기반 실세계 객체검출 응용 데모 시스템 - FPGA 가속 객체검출 파이프라인(HLS/HDL 코드 및 설계문서) - 성능 분석 리포트(정확도, latency, 자원 사용량 비교) - PyTorch 기반 알고리즘 구현 코드 및 FPGA 연동 코드 GitHub 커밋 - 국내 학술대회 논문 발표 또는 학부 연구 프로젝트 보고서
기타*3	<ul style="list-style-type: none"> - 인공지능 기반 객체검출 및 인공지능 가속기 관련 교육 - 실험환경 구축 멘토링 및 인공지능 가속기 재료 제공 - 시스템 설계, 알고리즘 분석 및 구현, 실험 결과에 대한 멘토링 - 논문연구로 확장 시 논문 작성 멘토링 - 전공지식 및 소양: 리눅스 시스템, 파이썬 프로그래밍, 기초 딥러닝 및 컴퓨터 비전 기술, 디지털 시스템 기술 이해 - 고성능 GPU 컴퓨팅 환경 활용 추후 협의